

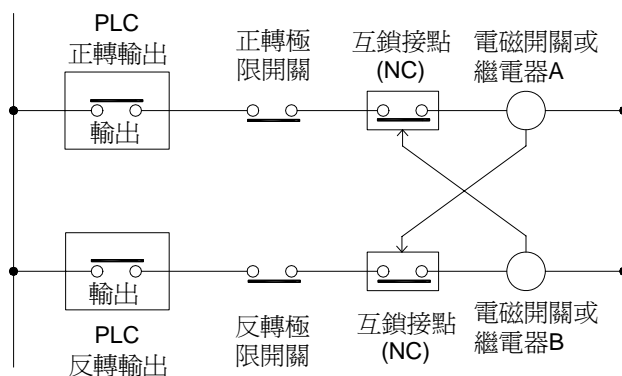
第7章 數位輸出(DO)電路

FBS-PLC 之數位輸出有 5VDC 差動輸出(Line-driver)之超高速雙端輸出(即一輸出點佔用兩個端子)及為節省端子而採用共點(Common)方式之單端共點輸出兩種電路結構。而單端輸出之輸出元件則有繼電器及電晶體兩種，其中繼電器因無極性之分，即使採用單端共點輸出亦能任意接成 SINK 或 SOURCE 輸出。但電晶體因有極性關係，採用單端共點輸出後，其 SINK 和 SOURCE 之極性正好相反(SINK 之輸出共點 Cn 須接到 DC 電源之負端，而 SOURCE 之輸出共點 Cn 則須接至 DC 電源之正端)，因此 FBS-PLC 之電晶體輸出機型又分為 SINK 輸出或 SRCE 輸出二種。



警告

1. FBS 系列 PLC 之輸出均無過電流保護，除了 5V 差動輸出電路外，其他輸出電路在有安全考慮之應用上使用時，使用者需自行於外界電路加裝過電流或短路保護裝置，例如保險絲等。
2. 輸出端子台上標示“●”符號之接點表示空接點，所有空接點均不得有任何配線，以免破壞安全要求所必須保持之間距或破壞機器本體。
3. 在正反轉同時啟動會有危險之應用場合，除在 PLC 內部程式之互鎖外，需在 PLC 以外另加裝互鎖電路，如下圖範例：



7.1 數位輸出電路規格

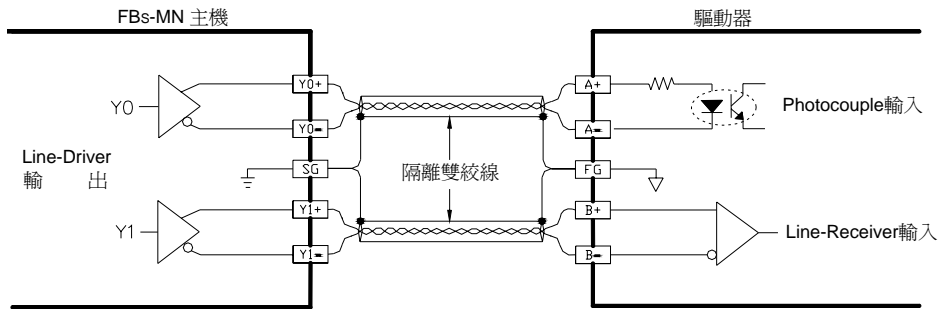
規 格		項 目	雙端差動輸出	單端共點電晶體輸出(T、J 機型)				單端共點繼電器輸出	
			超高速	高 速	中 速	低 速			
最大輸出頻率*			920KHz	200KHz	20KHz	—		ON/OFF 用，不適合作頻繁交換用途	
工作電壓			5VDC±10%	5~30VDC				<250VAC,30VDC	
最大負載電流	電阻性	50mA	0.5A	0.5A	0.5A 0.1A(24YT/J)		2A/單端，4A/共點		
	電感性						80VA(AC)/24VA(DC)		
最大壓降電壓/導通電阻		—	0.6V	2.2V	2.2V		0.06V(初次)		
最小負載		—	—				2mA/DC 電源		
漏電流		—	< 0.1 mA/30VDC				—		
最大輸出延遲時間	ON→OFF	200nS	2 μ S	15 μ S		10mS			
	OFF→ON			30 μ S					
輸出動作表示		LED 亮表示“ON”，不亮表示“OFF”							
輸出過電流保護		無							
隔離方式		光藕合隔離，500VAC，1 分鐘					電磁性隔離，500VAC，1 分鐘		
SINK/SOURCE 輸出方式		獨立雙端子可任意配置	SINK/SROUCE 以機型選擇，不能變換				無極性元件，可任意配置成 SINK/SROUCE 輸出		
各機種數位輸入反應速度區分	FBs-20MNR/T/J	Y0~1	Y2~7			Y2~7			
	FBs-32MNR/T/J	Y0~3	Y4~7		Y8~11	Y4~11			
	FBs-44MNR/T/J	Y0~7			Y8~15	Y8~15			
	FBs-10MCR/T/J		Y0,1	Y2,3		所有輸出點			
	FBs-14MCR/T/J		Y0,1	Y2~5					
	FBs-20MCR/T/J		Y0~3	Y4~7					
	FBs-24MCR/T/J		Y0~3	Y4~7	Y8~9				
	FBs-32MCR/T/J		Y0~5	Y6,7	Y8~11				
	FBs-40MCR/T/J		Y0~5	Y6,7	Y8~15				
	FBs-60MCR/T/J		Y0~7		Y8~23				
	FBs-10MAR/T/J			Y0~3					
	FBs-14MAR/T/J			Y0~5					
	FBs-20MAR/T/J			Y0~7					
	FBs-24MAR/T/J			Y0~7	Y8,9				
	FBs-32MAR/T/J			Y0~7	Y8~11				
	FBs-40MAR/T/J			Y0~7	Y8~15				
	FBs-60MAR/T/J			Y0~7	Y8~23				
	擴充機/模組 R/T/J				所有輸出點				

*：A/B 雙向輸出時最大輸出頻率減半

*1：非標準品

7.2 5VDC 超高速 Line-Driver 雙端輸出電路及其接線

FBs-PLC 之 5VDC 超高速 Line-Driver 雙端輸出電路僅 MN 主機才有，其輸出可接至一般光耦合器輸入電路或 Line-Receiver 輸入電路，其接法如下圖例所示，為提高雜訊抗性及確保信號品質，請使用具有外層隔離編織網(或錫泊)之雙絞線(twisted pair)來連接，並將外層隔離編織線與 PLC 之 SG 與驅動器之 FG 連接起來。並請使用雙相驅動模式(因雙相驅動能自動抵消雜訊脈衝之干擾)。



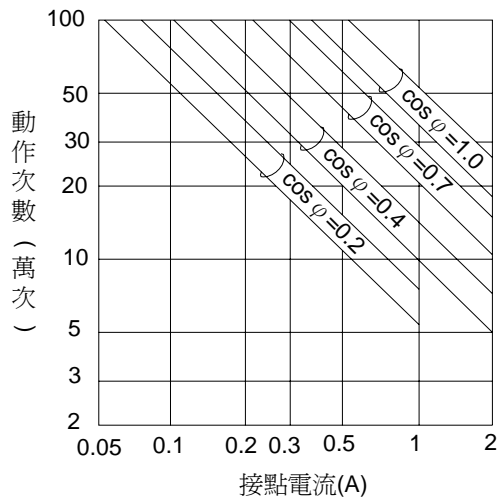
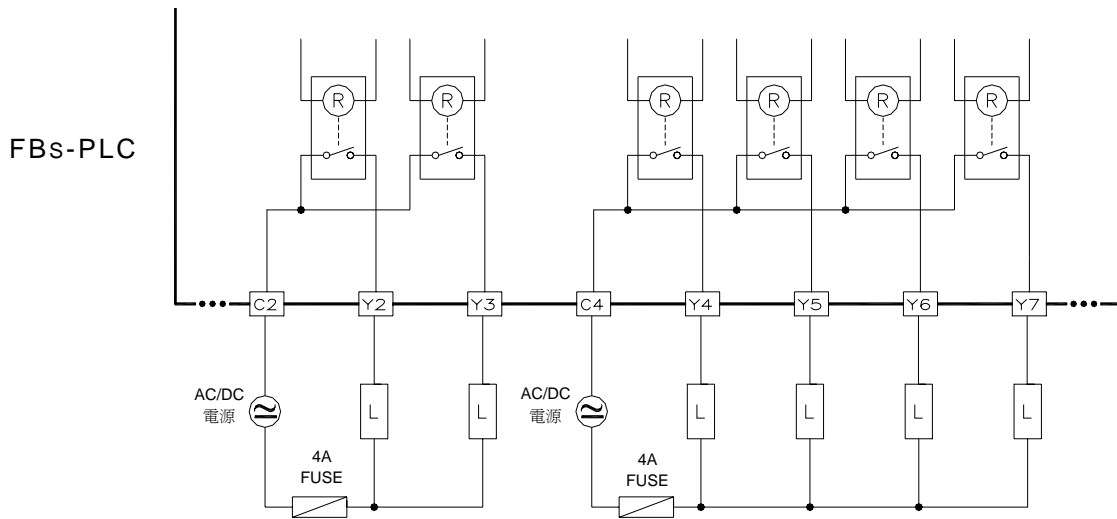
頻率可達 920KHz(單相),460KHz(雙相)，高速、高雜訊場合使用

7.3 單端共點輸出電路

FBs-PLC 除 5VDC 超高速輸出電路為各點獨立之雙端子輸出外，其他輸出電路無論是繼電器、電晶體輸出均為單端共點輸出結構，所謂單端輸出，即每一數位輸出點 (DO) 僅佔一個端子，但因任一輸出元件必有兩端，因此欲作單端輸出，必須將許多個輸出元件之一端接到一個共通點 (簡稱輸出共點 **output common**)，然後每一輸出點便可藉由此輸出共點和其各自之單點作輸出。愈多輸出元件共點愈省端子，但相對地增大輸出共點端子之電流量。任一共點端子和與其共點之各單端輸出合稱之為一**共點輸出區塊 (Commoned output Block)**，FBs-PLC 有 2 點、4 點及 8 點(高密度模組)等三種共點輸出區塊，各共點輸出區塊彼此間均為隔離。共點輸出區塊之共點端子起頭字母為 **C**，而其序號則取該共點輸出區塊之最小 Y_n 序號(即起始序號)為其序號，例如下圖 Y2,Y3 共點輸出區塊之共點端子序號為 **C2**，而 Y4、Y5、Y6、Y7 之共點輸出區塊之共點端子序號則為 **C4**，餘此類推，茲就各種單端共點輸出電路分述如下：

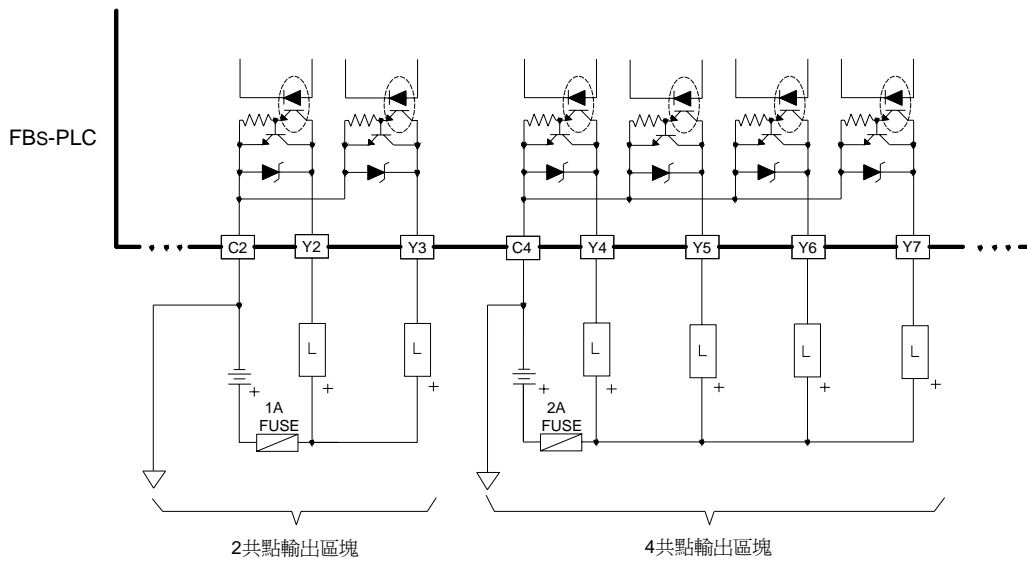
7.3.1 繼電器單端共點輸出電路結構及其接線

繼電器接點因無極性，故可應用於 AC 或 DC 負載電源，每個繼電器最大可提供 2A 電流，FBs-PLC 之所有輸出共點之最大電流限額均為 4A。其機械動作壽命可達 200 萬次，但其接點壽命較低，且隨著工作電壓、負載種類(功率因素 $\cos \phi$)及接點電流大小而有不同之壽命，其相互關係如下圖表示，例如純電阻負載($\cos \phi = 1.0$)在 120VAC，2A 電流情況下接點壽命約為 25 萬次，而在 $\cos \phi$ 達 0.2 之高感抗或容抗負載電流不得超過 1A，且壽命亦大幅下降至約 5 萬多次(AC200V)或約 8 萬次(AC120V)。

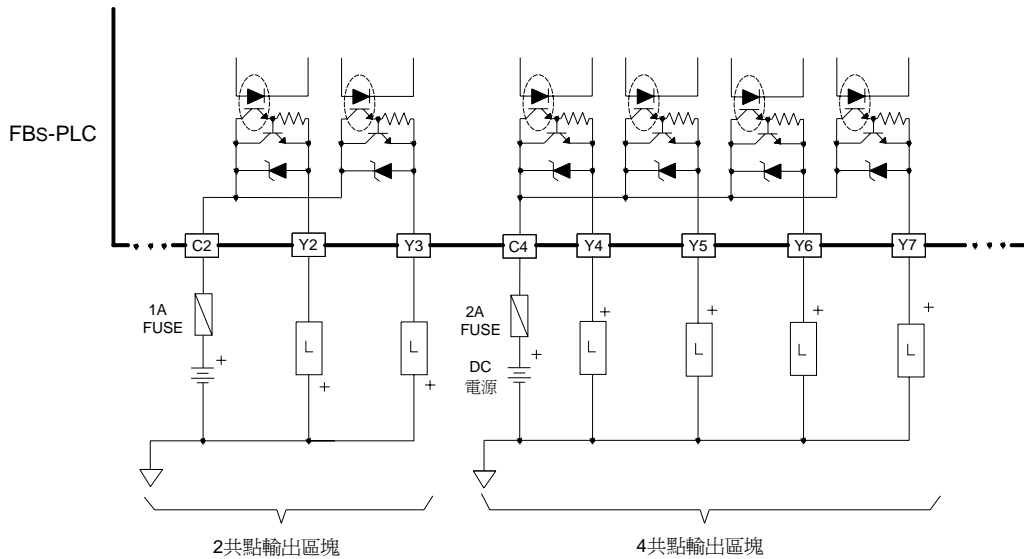


7.3.2 電晶體單端共點 SINK 及 SOURCE 輸出電路結構及其接線

A. 電晶體單端共點 SINK 輸出



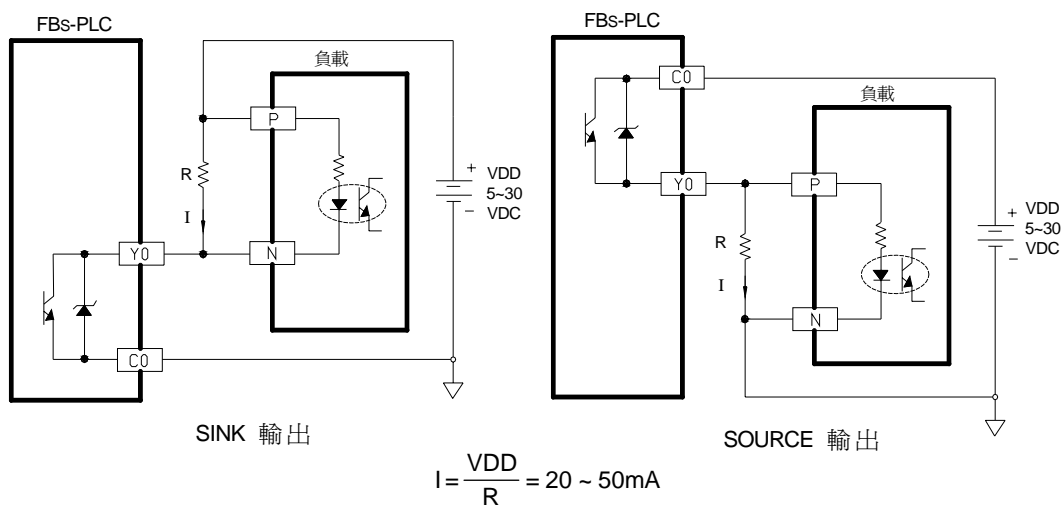
B. 電晶體單端共點 SOURCE 輸出



上圖同樣以 2 共點及 4 共點結構之輸出區塊為例，分別闡述 SINK 輸出與 SRCE 輸出電路之結構之差異及其接線方式(8 共點輸出區塊結構及接線亦同，只是點數不同而已)。FBS-PLC 之電晶體單端共點 SINK 輸出與 SRCE 輸出是不同之機型，使用者訂購時必須注意是 SINK 輸出機型或 SRCE 輸出機型。

7.4 電晶體單端共點輸出電路反應速度之提升(僅高速及中速)

單端共點輸出型式之電晶體電路無論 SINK 或 SRCE 結構，在電晶體由 ON 變成 OFF 時，電晶體 CE 極間及線路之雜散電容須充電至接近負載之電源電壓 VDD 始能截止流過負載內部光藕合器之電流，造成 OFF 時間之延長降低反應速度，此現象可藉由附加假負載 (Dummy load) 來加速其充電之速度而提升電晶體輸出之工作頻率。以 FBS-PLC 之電晶體輸出而言，高速與中速電晶體輸出之假負載之大小約使之負載電流為 20~50mA 左右即可，而低速電晶體是著重推動能力(0.5A)而不追求速度，即使加假負載效果亦不明顯且將造成推動能力降低，因此不建議如此作，下圖為 SINK 及 SRCE 輸出電晶體附加假負載之作法。



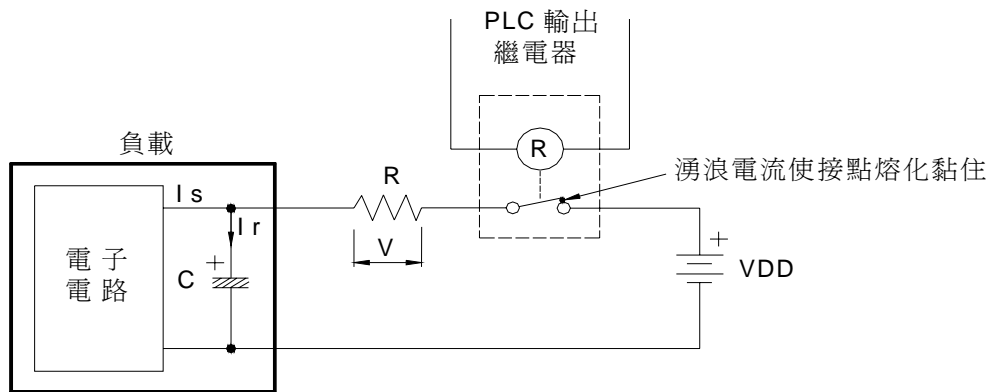
7.5 數位輸出電路之輸出元件保護與雜訊抑制

數位輸出電路主要作為 ON/OFF 動作用，故其輸出元件如繼電器、電晶體等均可視為一開關元件，開關元件在 ON/OFF 時均會造成湧浪電流或反電動勢電壓，尤其是負載為電容性或電感性時且容量、感量大時，其湧浪電流或反電勢往往造成輸出元件之損壞或造成其他電子電路、儀器之雜訊干擾。在較大功率之應用或容性感性負載時，均需另行對策，茲敘述如下：

7.5.1 繼電器接點之保護與雜訊抑制

繼電器之接點是為接觸電阻甚低之開關元件，因此在電容性負載之應用上，繼電器 ON 瞬間之湧浪電流 I_R 相當大(即使穩態負載電流相當小)，往往造成接點高熱溶解而黏住，等繼電器 OFF 時，接點卻無法脫開造成永遠 ON 之情況。另外，繼電器接點 OFF 時，在接點脫開瞬間由低電阻立刻變成開路(∞)， di/dt 相當大，往往造成極大之反電勢而造成繼電器兩接點電極間跳火花，造成積炭而接觸不良。在三種輸出元件中，無論 ON 或 OFF，繼電器之湧浪電流或反電勢干擾均是最嚴重者。以下為其對策。

A. 湧浪電流之抑制 \Rightarrow 串聯一小阻值之電阻 R 降低湧浪電流，但注意電阻值不要過大而影響推動能力或造成太大的壓降。

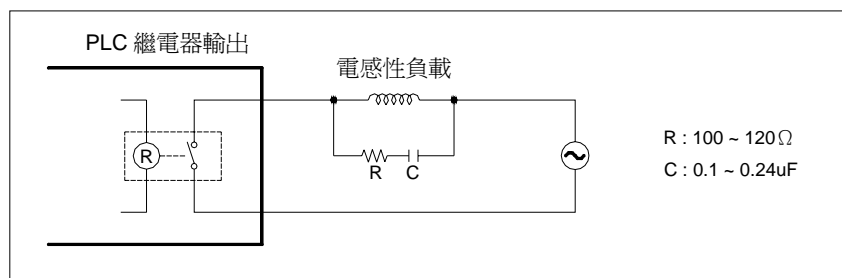


$$R \geq \frac{VDD}{I_r \max} \quad (\text{需注意功率消耗 } P = I_s^2 R \text{ 及其壓降 } V = I_s R)$$

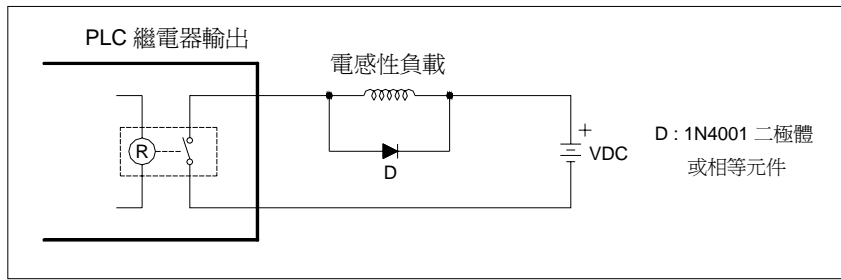
FBS-PLC 繼電器之 $I_r \max = 5A$

B. 反電動勢之抑制

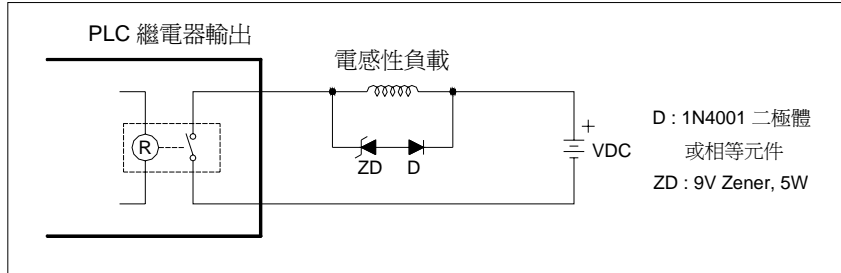
對於電感性負載，無論是 AC 或 DC 電源，均應於負載兩端並聯抑制元件，以保護繼電器接點並降低雜訊干擾，以下分別為 AC 電源及 DC 電源之作法：



AC 電源負載之作法



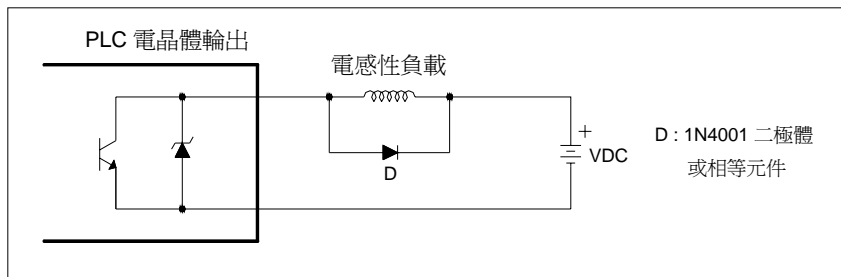
DC 電源負載之二極體抑制 (功率較小時使用)



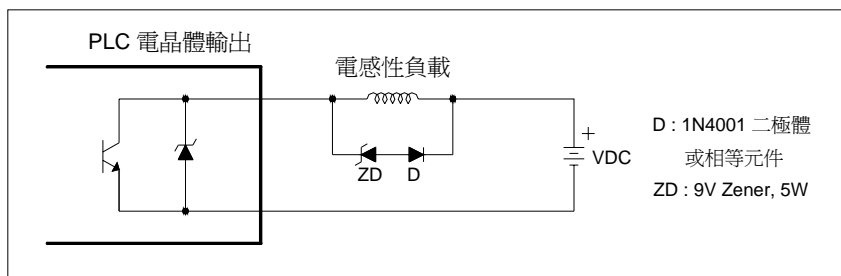
DC 電源負載之二極體+Zener 抑制 (大功率且 ON/OFF 頻繁時使用)

7.5.2 輸出電晶體之保護與雜訊抑制

FBS-PLC 之電晶體輸出均已包含反電勢保護之 Zener 二極體，對於小功率電感性負載，且 ON/OFF 頻率不高之應用已夠用，但在大功率或 ON/OFF 頻繁之場合，請依下列方法另接抑制電路以降低雜訊干擾及防止過電壓或過熱而損壞電晶體輸出電路。



二極體抑制(功率較小時使用)



二極體+Zener 抑制(大功率且 ON / OFF 頻繁時使用)